

Katedra Mikroelektroniki i Technik Informatycznych

Wydział Elektrotechniki, Elektroniki, Informatyki i Automatyki

Politechnika Łódzka

**RECENZJA ROZPRAWY DOKTORSKIEJ DLA RADY DISCYPLINY  
AUTOMATYKA, ELEKTRONIKA, ELEKTROTECHNIKA  
I TECHNOLOGIE KOSMICZNE POLITECHNIKI GDAŃSKIEJ**

**Tytuł oryginalny: Detekcja oraz zliczanie koincydencji fotonów przy zastosowaniu specjalizowanego układu scalonego do diagnostyki własności kwantowych systemu optycznego oraz kryptografii kwantowej na orbicie okołoziemskiej.**

**Tytuł w języku angielskim: Detection and counting of photon coincidence using an application-specific integrated circuit for diagnostics of quantum properties of the optical system and quantum cryptography on Earth orbit.**

**Autor rozprawy: mgr inż. Jacek Goczkowski**

**1. Jaki jest problem naukowy (teza) Rozprawy i czy został on trafnie i jasno sformułowany?**

Badania naukowe przedstawione w recenzowanej Rozprawie zostały przeprowadzone podczas realizacji projektu finansowanego przez Narodowe Centrum Badań i Rozwoju pt. „Samostrojący elektroniczny kontroler satelitarnego generatora splątania kwantowego” (ang. Self-calibrating Electronic Controller for Satellite Quantum Entanglement Source - SECSQES). Partnerami w tym projekcie byli firma AROBS Polska sp. z o.o., Uniwersytet Mikołaja Kopernika w Toruniu oraz Uniwersytet Gdański i związany on był z tematyką wykrywania koincydencji splątanych fotonów na orbicie okołoziemskiej. Rozprawa dotyczy właściwie projektowania przetworników czas-cyfra (ang. Time-to-Digital Converters - TDCs) wykorzystywanych do precyzyjnego pomiaru czasu, które zostały opracowane przez Autora w ramach realizacji doktoratu wdrożeniowego w firmie AROBS Polska. Doktorant wykonał je jako linie opóźniające z punktami próbkowania (ang. Tapped Delay Lines - TDLs) zaimplementowane w układach scalonych bezpośrednio programowalnych macierzy bramek (ang. Field-Programmable Gate Arrays - FPGAs). Mając na uwadze planowane przyszłe wykorzystanie przetworników na orbicie okołoziemskiej do praktycznej realizacji przetwornika wybrano układ odporny na promieniowanie kosmiczne.

Linie TDL w układach FPGA wykonuje się obecnie umieszczając elementy opóźniające w linii danych wejściowych przerzutników. Elementami tymi mogą być np. charakteryzujące się małym opóźnieniem jednobitowe sumatory linii szybkich przeniesień arytmetycznych (ang. carry chain) znajdujące się pomiędzy kolejnymi konfigurowalnymi blokami logicznym. W celu zwiększenia rozdzielczości linii TDL wykorzystuje się często metodę propagacji wzorca (ang. Wave Union - WU), w której stosowana jest zmodyfikowana linia TDL ze strukturą startową. [REDACTED]

[REDACTED] Dzięki temu zamiast propagacji impulsu wejściowego przerzutniki rejestrują propagację wzorca binarnego zawierającego wiele zmian wartości sygnału. Metoda WU została

opracowana w celu rozwiązania problemu tzw. szerokich elementów (ang. *wide bins*) będących elementami linii charakteryzującymi się znacznie większą wartością opóźnienia od pozostałych. Inną powszechnie stosowaną metodą zwiększenia rozdzielczości przetworników czas-cyfra, często zwana w literaturze techniką ekwiwalentnej linii kodującej (ang. *Equivalent Coding Line - ECL*), polega na zrównoleglenie wielu fizycznych linii. Doktorant w swoich badaniach prezentowanych w Rozprawie połączył obie te metody. Główna teza badawcza została jasno sformułowana jeszcze we wstępie do Rozprawy i brzmi ona następująco:

- jest możliwa realizacja przetwornika czas-cyfra o rozdzielczości i precyzji rzędu pojedynczych pikosekund, wymaganych do detekcji koincydencji fotonów oraz częstotliwości próbkowania powyżej kilkunastu milionów próbek na sekundę (ang. *mega samples per second - MSps*) z wykorzystaniem układu scalonego typu FPGA dopuszczonego do pracy w przestrzeni kosmicznej.

Dodatkowo Doktorant określił także dwie tezy pomocnicze:

- można zmniejszyć nieliniowość charakterystyki przetwornika czas-cyfra zaprojektowanego w technice linii opóźniającej,

## **2. Czy Autor rozwiązał postawiony problem i czy użył do tego właściwych metod dowodząc, że posiadał uniejętności związane z metodyką i metrologią prowadzenia badań naukowych?**

Główne osiągnięcia Doktoranta zostały przedstawione w [REDACTED] opisującym kolejne wdrożenia projektowanych przetworników TDC zaprojektowanych w ramach realizacji projektu SECSOES (2 wejścia, prędkość próbkowania 20 MSps, rozdzielczość przynajmniej 50 ps) oraz dla firmy [REDACTED] subkontraktora ESA (5 wejść, prędkości próbkowania 100 MSps, precyzja rzędu 30 ps RMS). Autor rozpoczął badania nad realizacją przetworników od ewaluacji trzech możliwych metod ich wykonania przeprowadzonej z użyciem układu FPGA SmartFusion2 firmy Microchip: wykorzystania zwiokrotnienia oraz przesunięcia fazowego sygnałów zegarowych, zastosowania modułów hard IP Core SERDES zawierających szybkie nadajniko-odbiorniki (ang. *transceiver*), a także implementacji linii opóźniających TDL. Ostatecznie Doktorant zdecydował się wykorzystać tę ostatnią opcję. Początkowo przetwornik ten został zaimplementowany jedynie w układzie RTG4 firmy Microchip odpornym na promieniowanie kosmiczne.

Wersja przetwornika opracowana dla firmy [REDAKTOR] wymagała próbkowania z częstotliwością dwukrotnie wyższą, tzn. 100 MHz. [REDAKTOR]

[REDAKTOR] Wdrożenie przetwornika Autor rozpoczął od migracji projektu z układu RTG4 do układu IGLOO2. [REDAKTOR]

[REDAKTOR]

Dla celów realizacji doktoratu wdrożeniowego, z uwagi na częściowe udostępnienie przez firmę [REDAKTOR] wyników pomiarów oraz uszkodzenie układów podczas testów przeprowadzanych w firmie AROBS Polska. Doktorant zaprojektował układ umożliwiający dalsze testy przetwornika w układzie RTG4 zawierający 2 niskonapięciowe różnicowe kanały wejściowe, a także 8 kanałów z komparatorami. [REDAKTOR]

[REDAKTOR] Zebrane pomiary poddano analizom zgodnym z metodą histogramu, czyli statystycznym testem gęstości kodu (ang. Statistical Code Density Test - SCDT).

Przeprowadzone przez Doktoranta pomiary zostały wykonane kolejno: dla każdej linii TDL osobno, linii TDL połączonych w strukturę ECL, poszczególnych linii TDL wykorzystujących technikę WU oraz połączenia równoległych linii WU-TDL w strukturę ECL. Pomiary te wykazały, że opóźnienia propagacji elementów linii TDL zawierają się w przedziale 100 ps+200 ps, jednakże opóźnienie co dwunastego elementu przekraczało 400 ps, [REDAKTOR]

[REDAKTOR] Pomiary dla linii TDL połączonych w strukturę ECL wykazały, że opóźnienia propagacji sygnału na liniach umiejscowionych dalej od wejść układu FPGA są znacznie większe, [REDAKTOR]

[REDAKTOR] Zrównoleglenie [REDAKTOR] pozwoliło zmniejszyć krok kwantyzacji LSB ze 150 ps do wartości poniżej 20 ps. Analiza techniki WU [REDAKTOR] zmian sygnału we wzorcu propagacji wykazała, że ww. wartość LSB można zredukować do 33 ps. Analizę wzrostu rozdzielczości wykonano także dla połączenia równoległych linii wykorzystując technikę WU dla [REDAKTOR] zmian wartości sygnału. Wyniki analiz pokazały, że tworząc taką strukturę, można osiągnąć rozdzielczość poniżej 5 ps. W późniejszych pomiarach wykonanych z pominięciem komparatorów na wejściach dla 7 zmian wartości wzorca wartości uzyskano LSB RMS 3.6 ps oraz precyzję RMS 3.1 ps.

Autor w celu weryfikacji jednej z tez pomocniczych Rozprawy przeprowadził też linearyzację wyznaczonej charakterystyki przetwornika TDC łącząc elementy wirtualne poprzez sumowanie pomiarów zarejestrowanych w tych elementach, gdzie maksymalna liczba pomiarów dla nowych elementów wirtualnych odnoszona była każdorazowo do elementu o największej liczbie pomiarów przed linearyzacją. Eksperymenty te wykazały jednakże, że linearyzacja przez łączenie elementów jest możliwa, lecz ogranicza ona znacznie precyzję pomiaru i rozdzielczość.

Biorąc pod uwagę to, że jednym z planowanych zastosowań przetwornika w ramach projektu SECSQES miało być wykrywanie koincydencji fotonów, Doktorant wyznaczył także wzajemne przesunięcia czasowe pomiarów dla poszczególnych TDC. Pomiaru te wykazały, że opóźnienia pomiędzy liniami sięgają nawet 200 ps. Bardzo ważny dla udowodnienia drugiej tezy pomocniczej Rozprawy był jeden z ostatnich eksperymentów weryfikujący poprawność działania opracowanej struktury dystrybucji sygnału wejściowego. Pomiaru te przeprowadzono przy [REDAKTOWANE] przetwornikach dla sygnału wejściowego o częstotliwości 160 MHz, czyli gdy każdy przetwornik TDC rejestrował sygnał wejściowy o częstotliwości 20 MHz. Pomiaru te wykazały, że osiągnięte parametry przetwornika tylko nieznacznie uległy pogorszeniu.

Podsumowując należy zatem stwierdzić, że Doktorant z powodzeniem rozwiązał wszystkie napotkane problemy oraz udowodnił wcześniej sformułowane w Rozprawie tezy używając do tego właściwych metod i dowodząc tym samym, że posiada On duże umiejętności związane z metodyką prowadzenia badań naukowych

### **3. Czy tematyka rozprawy jest aktualna lub dostatecznie ważna?**

Tematyka Rozprawy poruszana przez Autora jest ze wszech miar aktualna, szczególnie biorąc pod uwagę plany eksploracji przestrzeni kosmicznej, w których komunikacja optyczna niewątpliwie będzie odgrywać kluczową rolę. Projekt SECSQES dotyczący detekcji koincydencji splątanych fotonów na orbicie okołoziemskiej był odpowiedzią na stale rosnące zainteresowanie tą tematyką przemysłu kosmicznego. Splątanie kwantowe (ang. quantum entanglement) wykorzystuje się także do generowania za pomocą instrumentów optycznych tzw. klucza kwantowego (ang. quantum key), który jest wykorzystywany przez odbiorców do szyfrowania wymiennych danych.

Ostatnie udane eksperymenty generacji i dystrybucji klucza kwantowego w celu szyfrowania komunikacji pomiędzy satelitą i stacją naziemną przeprowadzone przez chińskich naukowców wzbudziły także zainteresowanie Europejskiej Agencji Kosmicznej (ang. European Space Agency - ESA), która zainicjowała projekty poświęcone bezpieczniej komunikacji laserowej i kryptografii na orbicie okołoziemskiej. Jednym z efektów realizacji tych projektów było opracowanie źródła splątanych fotonów, które jednakże wymaga kalibracji przed wyniesieniem go na orbitę. Projekt SECSQES realizowany w firmie AROBS Polska ma na celu min. opracowanie rozwiązania, które pozwoli na automatyczną kalibrację urządzenia do generacji klucza kwantowego, zarówno na Ziemi jak i w przestrzeni kosmicznej. Przetworniki TDC będą zatem bez wątpienia jednym z głównych elementów składowych systemów łączności w przyszłych misjach kosmicznych. W szczególności mogą one być wykorzystywane do dystrybucji klucza kwantowego niezbędnego przy szyfrowaniu danych przesyłanych pomiędzy stacjami naziemnymi i satelitami, a także zapewnienia łączności podczas misji naukowo-badawczych w głębokiej przestrzeni kosmicznej.

Niewątpliwie o aktualności tematyki poruszanej w Rozprawie świadczą też kolejne wdrożenia opisane w Rozdziale 5 realizowane w firmie AROBS Polska. Dotyczą one min. projektu Detektora Pojedynczych Fotonów o Wysokiej Przepustowości (ang. Quantum Key Distribution High-Rate Detector - QKD HRD) wykonywanego na zlecenie ESA, a także pomiarów przesunięć fazowych sygnałów w celu pomiaru odległości pomiędzy stacją naziemną a satelitą poprzez łącze optyczne (ang. optical telemetry ranging). W ramach tych projektów przeprowadzono migrację soft IP Core przetwornika z układu RTG4 na układy FPGA AMD/Xilinx UltraScale+ oraz Microchip PolarFire.

**4. Na czym polega oryginalny dorobek Autora i jakie jest jego znaczenie poznawcze lub przydatność praktyczna dla nauki bądź techniki?**

Autor zaproponował oryginalne, innowacyjne rozwiązania układowe, które zostały pozytywnie zweryfikowane poprzez przeprowadzone symulacje oraz pomiary układów. Zaprojektowany przez Doktoranta przetwornik TDC umożliwia przetwarzanie pomiarów w czasie rzeczywistym, a także automatyczne strojenie wzorców propagacji. W szczególności do dorobku własnego Autora można zaliczyć:

- zaimplementowanie w formie modułów soft IP Core w układach FPGA firmy Microchip RTG4 oraz IGLOO2 struktury przetwornika TDC łączącego techniki ECL [REDAKTOWANE] oraz WU (z [REDAKTOWANE] wzorcem propagacji w każdej linii),

- zaproponowanie algorytmu pozwalającego na automatyczne strojenie wzorców propagacji linii opóźniających w metodzie WU.

Należy stwierdzić, że Doktorant w ramach realizacji doktoratu wdrożeniowego zaprojektował wykorzystując układ scalony FPGA dopuszczony do pracy w przestrzeni kosmicznej przetwornik TDC charakteryzujący się wysoką precyzją i rozdzielczością dowodząc tym samym tezy głównej postawionej na początku Rozprawy. Przetworniki te mogą służyć do przeprowadzania precyzyjnych pomiarów czasu i znajdują obecnie zastosowanie w różnych dziedzinach nauki, takich jak fizyka jądrowa, astronomia, medycyna nuklearna, czy też telekomunikacja.

Ponadto Doktorant wykazał praktycznie, że nieliniowości charakterystyki przetwornika TDC zaprojektowanego w technice linii opóźniającej można zmniejszyć poprzez łączenie wirtualnych elementów, przy czym zmniejsza to zarówno rozdzielczość jak i precyzję przetwornika [REDAKTOWANE]

Osiągnięcia te dowodzą wcześniej sformułowanych tez pomocniczych Rozprawy.

**5. Czy Rozprawa świadczy o dostatecznej wiedzy Autora, wiedzy na zaawansowanym poziomie, o charakterze podstawowym dla dziedziny nauk technicznych oraz o charakterze szczegółowym, odpowiadającej obszarowi prowadzonych badań naukowych?**

Niewątpliwie w bardzo obszernej, blisko stustronicowej części teoretycznej Rozprawy Autor wykazał się bardzo dobrą znajomością obszarów wiedzy ogólnej z zakresu fizyki oraz kryptografii kwantowej związanych z potencjalnymi zastosowaniami projektowanych przetworników. Ponadto Doktorant posiada też dużą wiedzę o charakterze szczegółowym dotyczącą bezpośrednio tematyki Rozprawy, o czym świadczy osobny podrozdział omawiający rozwój przetworników TDC oraz problemy występujące podczas precyzyjnego pomiaru czasu z wykorzystaniem układów FPGA związane min. z nieliniowością charakterystyk tych przetworników, kwantyzacją pomiaru, błędami bąbelkowymi, jak również wpływem temperatury, zmian napięcia zasilania i częstotliwości sygnału zegarowego, czy też starzeniem się układu. Równie ważne są też przedstawione przez Doktoranta techniki charakterystyki przetworników TDC użyte przez Niego w Rozprawie: metoda podwójnej rejestracji oraz metoda histogramu SCDT.

## **6. Czy Rozprawa obejmuje najnowsze osiągnięcia nauki i świadczy o znajomości współczesnej literatury naukowej z dyscypliny której dotyczy?**

Rozprawa zawiera 268 numerowanych stron. Rozpoczynają ją streszczenia w języku polskim oraz angielskim, a także spis treści i wykaz używanych skrótów. Zasadniczą część Rozprawy jest podzielona na 6 rozdziałów, a na jej zakończenie zamieszczono bardzo obszerną bibliografię, oraz spisy rysunków, tabel i fragmentów kodu przedstawionych w Rozprawie. Wprowadzenie i część teoretyczna Rozprawy obejmują Rozdziały 1-3, natomiast jej część projektowo-eksperymentalna zaprezentowana została w Rozdziałach 4-6.

Lista cytowanych w Rozprawie źródeł bibliograficznych obejmuje 192 pozycje o różnorodnym charakterze: książki, artykuły w czasopismach naukowych i konferencyjne, noty katalogowe oraz strony internetowe. Pewne zdziwienie może budzić fakt, że tylko 20 z nich zostało opublikowanych po 2020 r., a 35 to źródła aktualnie dostępne w Internecie. Prawdopodobnie jest to spowodowane tym, że ponad 160 pozycji zostało zacytowane w Rozdziałach 2-3 wprowadzających do tematyki projektowania układów TDC i prezentujących ich rozwój oraz możliwe zastosowania praktyczne. Tym niemniej Autor we właściwy sposób dokonał wyboru źródeł, a ich analiza źródeł pozwoliła Doktorantowi należycie uzasadnić aktualność podjętej w Rozprawie tematyki, a także sformułować cele badawcze realizowane w doktoracie wdrożeniowym, co niewątpliwie świadczy o Jego bardzo dobrej znajomości dyscypliny, której dotyczy Rozprawa.

## **7. Jakie są wady i słabe strony Rozprawy?**

Niewątpliwie główną wadą recenzowanej Rozprawy jest to, że jak sam Doktorant przyznaje już we wstępie, jej tytuł nie odpowiada rzeczywistej treści, a detekcja i zliczanie koincydencji fotonów dla celów diagnostyki oraz kryptografii kwantowej na orbicie okołoziemskiej są zaś tylko jednym z możliwych zastosowań zaprojektowanego przetwornika TDC. Ponadto przetwornik ten nie został zaimplementowany w specjalizowanym układzie scalonym (ang. Application-Specific Integrated Circuit - ASIC), głównie z uwagi na koszt wdrożenia, lecz w układzie FPGA, co nie jest do końca prawdziwe, gdyż układy ASIC można wykonywać w niewielkiej liczbie i przy znacznie obniżonych kosztach w ramach usług Multi-Project Wafer (MPW), które umożliwiają szybkie prototypowanie nowych rozwiązań, także dla firm. Tymczasem wybór implementacji przetwornika TDC w układzie FPGA znacznie ograniczył swobodę projektową Doktoranta i stał się źródłem licznych problemów, które musiał rozwiązać. Niejako tytułem usprawiedliwienia Autora należy nadmienić, iż z przyczyn formalnych zmiana i uściślenie oryginalnego tytułu Rozprawy nie były możliwe.

Innym źródłem problemów Doktoranta wydają się też być pewne ograniczenia narzucone przez jednostkę wdrażającą. Należy do nich brak możliwości wyboru producenta układu FPGA innego niż Microchip, np. AMD/Xilinx, co uniemożliwiło min. użycie modułu hard IP Core SERDES, ręczne prowadzenie ścieżek oraz próbkowanie sygnałów na zbrozu opadającym. Kolejne problemy wspomniane w Rozprawie to brak źródła wzorcowego do badań przetwornika, zbyt wąski zakres weryfikacji poprawności działania przetwornika przeprowadzonej w firmie ██████████ i uszkodzenie podczas testów jednostki sterującej modelem kwalifikacyjnego zrealizowanego w ramach projektu SECSQES. Zmusiło to Autora do zaprojektowania dedykowanej karty rozszerzeń, dzięki której możliwe stało się przeprowadzenie bardziej szczegółowych i wszechstronnych testów przetwornika.

Kolejną słabą stroną recenzowanej Rozprawy jest marginalne potraktowanie przez Doktoranta znaczenia temperatury dla działania zaprojektowanego przetwornika, choć wielokrotnie wspomina On o jej znacznym wpływie, min. na rozdzielczość, a jest to szczególnie ważne gdy przetwornik ten ma pracować w skrajnie różnych warunkach, zarówno na Ziemi jak i w przestrzeni kosmicznej. Zaprezentowany schemat blokowy systemu z projektu SECSQES zawiera co prawda jednostkę środowiskowa z modułami termo-elektrycznymi Peltiera oraz grzałkami, ale ich zadaniem jest tylko stabilizacja temperatury lasera i kryształu nieliniowego. Nie jest też jasno na czym polegały i jakie były wyniki testów środowiskowych wspomnianych na s. 188.

Niemniej ważna jest kwestia niedostatecznie jasno określonego w tekście Rozprawy wkładu własnego Autora. Główną przyczyną powstawania wątpliwości jest stosowanie formy bezosobowej przy prezentacji wyników badań. Przykłady sformułowań tego rodzaju to: przeprowadzono testy, wykonano pomiary, zaprojektowano płytki, przygotowano pliki wsadowe. Podobnie nie jest jasne kto jest autorem kodów prezentowanych w [REDAKTOWANE] oraz kto przeprowadził eksperymentalną weryfikację działania przetworników będącą źródłem zaprezentowanych w Rozprawie wyników, min. na rys. 4.32-9. Nawet omawiając osiągnięcia własne w rozdziałach podsumowujących Autor często powołuje się na publikacje, których nie jest autorem. W przypadku projektu realizowanego w wieloosobowym zespole tekst Rozprawy powinien uwypuklać osiągnięcia własne w sposób nie budzący żadnych wątpliwości.

Inne, mniej ważne uwagi szczegółowe dotyczące strony formalno-merytorycznej recenzowanej Rozprawy można przedstawić następująco:

- zdecydowana większość rysunków prezentujących schematy układów, przebiegi czasowe oraz wyniki przeprowadzonych pomiarów pozbawiona jest jakichkolwiek odwołań literaturowych, np. wzór 3.13 definiujący wariancję Allana,
- Autor często utożsamia w rozprawie układy kombinacyjne, przerzutniki typu D oraz elementy opóźniające z buforami, np. na s. 32, co nie jest pojęciem tożsamym, gdyż wtórniki napięciowe ze wzmacniaczami operacyjnymi również są buforami,
- przydałoby się bardziej obszerne zestawienie, np. w formie tabel, podstawowych parametrów i porównanie układów wspomnianych na s. 94-5 oferowanych przez producentów, a także samą firmę Micorchip, szczególnie tych wykorzystywanych przez Doktoranta w Rozprawie (RTG4, SmartFusion 2, IGLOO 2).

Pod względem odytorskim Rozprawa jest przygotowana niezwykle starannie, choć Doktorant nie ustrzegł się też pewnych drobnych błędów, co jest jednakże w pełni usprawiedliwione biorąc pod uwagę znaczne rozmiary pracy i nie wpływa na jej jednoznacznie wysoką ocenę merytoryczną. Szczegółowe uwagi dotyczące strony edytorsko-językowej zestawiono poniżej:


- skrót CPLD, użyty na s. 42, został błędnie zdefiniowany na s. 7 w spisie skrótów i oznaczeń,
- błąd w polskiej definicji skrótu MUX na s. 8,
- nazwa bloku zamieszczonego na Rys. 2.1 powinna brzmieć „Elektroniczna jednostka sterująca i pomiarowa”,
- przy odwołaniu do pozycji literaturowej [62] na s. 30 użycie apostrofu przy odmianie nazwiska jest błędem,
- rysunek 3.6 na s. 43 należałoby lepiej opisać wskazując położenie elementów,
- sformułowanie „przemieszczanie się sygnału w takiej linii w sprzecz” jest niezbyt fortunne (s. 51 bezpośrednio nad rys. 3.12),
- Rysunek 3.12 wizualizuje propagację sygnału prostokątnego w linii TDL zaimplementowanej w układzie FPGA, lecz nie wiadomo dokładnie z jakiego układu pochodzi przedstawiony „podgląd rzeczywisty”,
- nie wiadomo co Autor rozumie przez „kilka dodatkowych elementów” (s. 51 na samym dole),
- sformułowania „zbieranie liczby rejestracji” (s. 52 w opisie Metody 2) czy też „w podstawach działania deserializera znajduje się próbkowanie” (s. 53 pod rys. 3.14) są nieczyste,
- skąd pochodzą wyniki prezentowane na rys. 3.17-8 (s. 56) oraz 3.26 (s. 63),
- „Granice jittera zegara” (s. 70 na dole), lepiej zakres wahań częstotliwości zegara,
- częstotliwość próbkowania na s. 104 wyrażono w Gbps,

- „tworzenie projektu linii opóźniającej na układ” (s. 106) jest wyrażeniem nazbyt żargonowym,
- rysunki prezentujące w Rozdziale 4 wyniki symulacji i analiz sprzętowych przeprowadzonych w środowisku Libero SoC nie są zbyt wyraźne, nawet w znacznym powiększeniu, a zwykła zmiana koloru tła na biały mogłaby znacznie poprawić ich czytelność,
- projekty obwodów drukowanych zrealizowane w środowisku KiCad i fotografie wykonanych układów oraz wykorzystanego sprzętu przedstawione w [REDACTED] powinny być lepiej opisane z wyraźnym wskazaniem położenia poszczególnych elementów i bloków składowych, chociażby tak jak to uczyniono na rys. 4.100,
- nie wiadomo kto wygenerował pliki konfiguracyjne wspomniane pod koniec [REDACTED] oraz kto jest autorem oprogramowania opisanego na [REDACTED],
- końcówki wejściowe układu FPGA na początku s. 120, lepiej użyć wyprowadzenia,
- [REDACTED] (2 akapit na s. 120), prawdopodobnie brak „na”,
- sformułowanie „charakterystyka zaczyna się od elementu” (s. 125) jest niezręczne,
- nie wiadomo kto zmodyfikował [REDACTED] (s. 134 od góry),
- wyrażenie [REDACTED] (Tab. 4.6) jest nazbyt żargonowe,
- co oznacza, że [REDACTED] w układzie RTG4 była układana na planie układu scalonego (s. 146 od góry),
- „pownien” (s. 147 w trzecim punkcie od góry),
- pierwszy akapit podrozdziału [REDACTED] jest chaotyczny i mało zrozumiały, np. „propozycja współpracy została zaproponowana”,
- „potencjalnym” (s. 163, w. 1 od góry),
- lepiej byłoby zachować dla celów porównywania tę samą skalę na osi pionowej rys. 4.74-7,
- minimalna/maksymalna szerokość w opisie parametrów [REDACTED] (s. 176),
- nie wiadomo kto jest autorem systemu pomiarowego przedstawionego na rys. [REDACTED]
- kto przeprowadził pomiary przedstawione na rys. 4.86-91 i zaprojektował układ elektroniczny widoczny na rys. 4.94-6, samo stwierdzenie, że projekt układu wykonano w ramach doktoratu wdrożeniowego nie wskazując bezpośrednio na autora,
- [REDACTED] (s. 190 na dole),
- nie można mówić o „małej ilości pomiarów” (podtytuł na s. 202 oraz tytuł tab. 4.12),
- „skutkować może większym jitterem” (s. 222 w omówieniu wyników), lepiej odchyleniem,
- „opadającym” (s. 231 w 1 paragrafie),
- „narastającym” (s. 231 w tym samym paragrafie),
- nie jest jasna co Autor rozumie przez „komercyjne typy FPGA” (na środku s. 232),
- dane pozycji literaturowej [147] na s. 253 w spisie bibliografii są nieprawidłowe i zawierają niezrozumiałe znaki „%”.

#### **8. Do której z następujących kategorii Recenzent zalicza rozprawę?**

Tematyka recenzowanej Rozprawy, główne osiągnięcia oraz wkład merytoryczny Doktoranta przynależą do dyscypliny automatyka, elektronika, elektrotechnika i technologie kosmiczne dziedziny nauk inżyniersko-technicznych. Rozprawa ma charakter projektowo-eksperymentalny, a Autor z powodzeniem weryfikuje w niej praktycznie własne koncepcje projektowe. Doktorant bez wątplenia wykazał się bardzo dobrą znajomością tematyki Rozprawy, a wszystkie tezy badawcze sformułowane na wstępie zostały udowodnione. Przedstawione w recenzji uwagi krytyczne mają jedynie charakter konstruktywny i nie obniżają zdecydowanie pozytywnej oceny Rozprawy.

W konkluzji należy stwierdzić, że przedstawiona do recenzji rozprawa doktorska zatytułowana „Detekcja oraz zliczanie koincydencji fotonów przy zastosowaniu specjalizowanego układu scalonego do diagnostyki własności kwantowych systemu optycznego oraz kryptografii kwantowej na orbicie okołoziemskiej” przygotowana przez mgr. inż. Jacka Goczkowskiego w świetle Art. 186 Ustawy z dnia 20 lipca 2018 r. Prawo o szkolnictwie wyższym i nauce (Dz.U. 2023 poz. 212) spełnia kryterium d), tzn. z nadmiarem spełnia wymagania stawiane rozprawom doktorskim, zatem wnioskuję o jej dopuszczenie do publicznej obrony.

  
-----  
Podpis